

**Semiconductor substrate provided with marks for alignment even under a resist film**

Patent Number: ☐ US4981529  
Publication date: 1991-01-01  
Inventor(s): TSUJITA KOUICHIROU (JP)  
Applicant(s):: MITSUBISHI ELECTRIC CORP (JP)  
Requested Patent: ☐ JP1042128  
Application Number: US19890399399 19890828  
Priority Number(s): JP19870198552 19870808  
IPC Classification: H01L21/47  
EC Classification: H01L23/544  
Equivalents: JP2710935B2

---

**Abstract**

---

A semiconductor substrate is provided with alignment marks for recognizing and deciding positions of registration of a wafer and a mask in a photolithographic step that is included in a process of manufacturing a semiconductor device. The alignment marks, X alignment marks and Y alignment marks in a preferred embodiment are arranged only on straight lines which are parallel to corresponding X and Y axes of a Cartesian Coordinate system for registration of the substrate the alignment marks which extend to avoid obstructions, such as steps defined along dicing lines that prevent flow of resist to be coated onto the semiconductor substrate.

---

Data supplied from the esp@cenet database - I2

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭64-42128

⑤Int. Cl. 4

識別記号

厅内整理番号

④公開 昭和64年(1989)2月14日

H 01 L 21/30

3 0 1

**M-7376-5F**

G 03 F 9/00

**Z - 6906-2H**

H 01 L 21/68

**F-7454-5F**

審査請求 未請求 発明の数 1 (全 8 頁)

⑤発明の名称 アライメントマークが形成された半導体基板

②特 願 昭62-198552

②出 願 昭62(1987)8月8日

⑫発 明 者 辻 田 好 一 郎 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑦出 願 人 三 菱 電 機 株 式 会 社 東 京 都 千 代 田 区 丸 の 内 2 丁 目 2 番 3 号

⑦④代 理 人 弁理士 大岩 増雄 外2名

## 明細音

## 1. 発明の名称

アライメントマークが形成された半導体基板

## 2. 特許請求の範囲

(1) 半導体装置製造過程でのフォトリソグラフィ工程においてウエハとマスクとの重ね合わせ位置を認識し、決定するためのアライメントマークを備えた半導体基板であって、

前記アライメントマークは、

そのアライメントマークが決定する前記重ね合わせ位置の座標の軸線に平行であり、かつ、前記半導体基板上にレジストが塗布されるときレジストの流動を妨げる障害物を避けて延びる、直線上に、

配置されて形成されている、アライメントマークが形成された半導体基板。

(2) 前記障害物は、前記半導体基板上に堆積された膜によって形成される段差部である、特許請求の範囲第1項に記載のアライメントマークが形成された半導体基板。

(3) 前記段差部は、前記半導体基板を分割分離するためのダイシングラインに沿って形成される、特許請求の範囲第2項に記載のアライメントマークが形成された半導体基板。

(4) 前記ダイシングラインは、前記座標の軸線方向に沿うものである、特許請求の範囲第3項に記載のアライメントマークが形成された半導体基板。

(5) 前記アライメントマークは、前記重ね合わせ位置のX座標を決定するためのX－アライメントマークと、前記重ね合わせ位置のY座標を決定するためのY－アライメントマークとからなる、特許請求の範囲第4項に記載のアライメントマークが形成された半導体基板。

(6) 前記X-アライメントマークはX座標軸線方向に沿うX-ダイシングライン間に配置され、前記Y-アライメントマークはY座標軸線方向に沿うY-ダイシングライン間に配置されて形成されている、特許請求の範囲第5項に記載のアライメントマークが形成された半導体基板。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

この発明は、アライメントマークが形成された半導体基板に関し、特に半導体装置製造過程でフォトリソグラフィ工程におけるウエハとマスクとの位置重ね合わせに用いられるアライメントマークの配置に関するものである。

## 〔従来技術〕

上記工程において縮小型投影露光装置を用いて、ウエハ上のパターンとマスク上のパターンとの位置を高い精度で重ね合わせるためには、ウエハ上の所定の位置を確認するために形成されるアライメントマークの位置を正確に認識する必要がある。アライメントマークの位置を正確に認識する方法の1つとして、アライメントマークに光を照射し、アライメントマークからの回折光を利用するものがある。以下、そのアライメントマークの構造を図について説明する。

第2図はアライメントマークが形成された半導体基板の一例を示す部分平面図である。図におい

実際のマスク重ね合わせ時は、第4図に示す部分断面図のように、レジスト20がウエハ10上に塗布されている。そのため、矢印5で示す方向の回折光はレジスト20の表面とアライメントマーク群1表面とで多重反射を行ない、最終的にレジスト表面から反射される光の強度はそのレジスト中の光路8に依存する。

たとえば、第5A図、第5B図、第5C図は、第2図で示されるような3本マーク構成の各アライメントマーク1a、1b、1cからの回折光をアライメントマーク上のレジスト塗膜表面から反射される光の強度として測定した信号強度波形を示す。ここで、レジスト塗膜の膜厚については第5A図は10900Å、第5B図は10300Å、第5C図は10100Åである。また、各図において、第2図に示される各アライメントマーク1a、1b、1cのマーク軸3a、3b、3cの位置が示されている。図を参照すると、各アライメントマーク上ではレジスト膜厚が分布しているため、最大の反射光が生じるアライメントマーク断

て、半導体基板としてのウエハ10上に凹凸形状を設けて作成されたアライメントマーク群1はそれぞれマーク軸3a、3b、3cを中心軸としてその軸に沿うように形成された各アライメントマーク1a、1b、1cから構成される。各アライメントマーク1a、1b、1cはX-Y座標軸2を基準とするX座標を決定するためのX-アライメントマークとして示されている。

第3図は第2図のA-A線に沿う部分断面図を示す。図において、アライメントマーク群1が形成されたウエハ10上方から矢印4で示される方向に入射光が照射される。各アライメントマークの段差部からの散乱光は、或る一定の方向に反射する回折条件を満たす光のみ、すなわち、矢印5で示される方向に回折光が検出される。第2図で示すように回折光の検出器50はたとえば、アライメントマーク1aからマーク軸3aに沿った方向に生じる、矢印5で示される方向の回折光が検出できるように配置され、測定系が構成されている。

面位置がその位置でのレジスト膜厚によって変動し、また、レジスト膜厚の変化とともに、各アライメントマークの軸に対応するピーク強度の大小関係が変化している様子がよくわかる。これは、レジスト膜厚の変化とともに正弦曲線状にレジスト表面からの反射率が変化する定在波現象によるためである。

このように、アライメントマークからの回折光の検出は最終的には反射光の強度としての信号強度が測定されることによって行なわれる。得られた信号強度は第5A図のようにピークを示す曲線として描かれるので、その各ピークを示す位置を測定することによって各アライメントマークの位置、すなわち各アライメントマークの中心軸を示す位置を認識することができる。したがって、各アライメントマークはウエハとマスクとの重ね合わせにおけるウエハ上の位置認識のマークとして利用される。通常は数本の軸に沿ったアライメントマークを1セットとしており（第2図では3本）、各アライメントマークの中心軸の位置認識の結果

を平均化してマスクアライメント精度を向上させている。

また、特開昭62-29138号公報には、マスクアライメント精度を向上させるために、アライメントマークを複数の工程に分割して2種類のアライメントマークを形成し、それぞれに走査線を走らせ、位置合わせを行なうマーク合わせ方法と、それに用いるアライメントマークが開示されている。

〔発明が解決しようとする問題点〕

アライメントマークは、一般的に、ウェハを各半導体チップに分割分離するために形成されるダイシングライン間に配置される。たとえば、第6A図はウェハ10の平面図を示し、第6B図は第6A図で示されるウェハ10のB部またはC部を示す部分拡大図、第6C図は第6B図におけるD-D線に沿う部分断面図である。

第6A図を参照して、ウェハ10はオリエンテーションフラット11を基準にして方向が定められる。

はウェハ10上に各パターン膜からなる堆積層61を形成させており、X-ダイシングライン701を境にしてそのダイシングライン間で、X-アライメントマーク群101が形成されるウェハ10の表面との間に段差を生じさせている。

今、第6A図で示されるウェハ10の中央部表面上からレジストの回転塗布を行なうと、ウェハ10上を矢印21で示す方向にレジストが半径方向に流れる。このとき、第6C図で示すような段差が各ダイシングライン701、702上で生じている場合、この段差はレジストの流れに対して障害物として働く。たとえば、第6A図のB部の位置で第6B図に示すようなダイシングラインが形成されていると、レジストの流れはX-ダイシングライン701にぶつかることによって妨げられる。また、第6A図のC部の位置ではレジストの流れはY-ダイシングライン702によって妨げられる。このようにレジストの流れが障壁に当たることによって妨げられると、レジストの被覆性が均等でなくなる。そのため、ダイシングライ

第6B図を参照して、ウェハ10はダイシングライン7によって各半導体チップ6に区分されている。X-ダイシングライン701の間には3本の軸に沿ったアライメントマークを1セットとしたアライメントマーク群101、201が配置されている。Y-ダイシングライン702の間には同様にアライメントマーク群301、401が配置されている。ここで、各アライメントマークはそれぞれのマーク中心軸に沿った複数個のものを、2点鎖線で描かれた1つの細長い長方形で示している。X座標、Y座標は、X-Y座標2を基準とする。アライメントマーク群101、301はX座標を決定するためのX-アライメントマークからなる群であり、アライメントマーク群201、401はY座標を決定するためのY-アライメントマークからなる群である。この図で示すようにアライメントマークはX-アライメントマーク群とY-アライメントマーク群とがランダムに配置されて形成されている。

次に、第6C図を参照して、各半導体チップ6

ンの間に位置するアライメントマーク上に形成されるレジストの膜厚がレジストの流れの方向によって変化することになる。

このアライメントマーク上でのレジスト膜厚分布がもたらす反射光強度への影響を第6B図のX-アライメントマーク群101とY-アライメントマーク群201について説明する。第6B図で示される部分は第6A図のB部の位置に存在するものとする。この場合、レジストの流れはX-ダイシングライン701に当たり、その流れ方向によってアライメントマーク上に形成されるレジスト膜厚が変化する。その結果、X-アライメントマーク群101は各アライメントマーク中心軸103a、103b、103cに沿うアライメントマーク上ではレジスト膜厚が分布しているが、各マーク中心軸間においては同じ分布を示す。したがって、第7A図に示すように各中心軸に沿うアライメントマークからの信号強度は同一となる。このとき、マーク中心軸に平行な、マーク上のレジスト膜厚の分布は反射光の強度を決定するだけ

で、反射光のピークを示す位置を変動させず、アライメント精度には影響しない。一方、Y-アライメントマーク群201はマーク中心軸ごとにアライメントマーク上のレジスト膜厚が異なる。そのため、第7B図に示すように各アライメントマーク中心軸203a, 203b, 203cによって、アライメントマークから得られる信号強度は異なる。このような場合、第7C図で示すように信号処理時にすべてのピーク強度を或る範囲に収める適正なゲインが存在せず、或るマークからのピークが振り切れたり、小さくなったりしてマスクアライメントの成功率が悪くなることがあった。また、1つのマーク中心軸に沿う単一アライメントマーク上において、レジストの被覆性がその中心軸に対して対称でないため、マーク位置認識にオフセットが発生する。その結果、マスクアライメント精度が悪くなるという問題点があった。

上述の現象をアライメントマーク上のレジストの被覆性と測定される信号強度波形との関係の典型的な例を示して考察する。

それぞれのマーク断面において異なっている。次に、このアライメントマークから得られる信号強度波形をマーク断面とともに、第8F図、第8G図に示す。信号強度波形は、第8B図で示すようにE-E、F-F、G-G断面でのレジスト膜厚がそれぞれ同一であり、矢印5で示される回折光の光路8が等しくなるので、マーク中心軸に沿った回折光による信号強度はすべてのマーク断面位置で一定であり、台形状となる。したがって、マークの中心認識位置は平均化により、F-F線で示される位置となり、マーク中心軸103aが正確に認識される。

第9A図～第9G図はアライメントマーク中心軸に垂直にレジストが流れた場合のレジストの被覆性と信号強度波形との関係を典型的な例を示して説明するための図である。第9A図は第6B図においてマーク中心軸203cに沿うY-アライメントマーク群が3個のマーク201a, 201b, 201cから構成される例を示した部分平面図である。今、矢印21で示す方向に、レジスト

第8A図～第8G図はアライメントマーク中心軸に平行にレジストが流れた場合のレジストの被覆性と信号強度波形との関係を、典型的な例を示して説明するための図である。第8A図は第6B図においてマーク中心軸103aに沿うX-アライメントマーク群が3個のマーク101a, 101b, 101cから構成される例を示した部分平面図である。今、矢印21で示す方向に、レジストが障害物としてのX-ダイシングライン701によって妨げられて流れることによってマーク上にレジスト塗膜が形成されたものとする。この場合、マーク中心軸103aに平行なE-E線、F-F線、G-G線に沿う断面を第8B図に示す。各線に沿った断面は同一形状を示し、各マークの中心に対しては非対称であるが、同じ被覆性を示す。一方、レジストの流れる方向である矢印21の方向に垂直な直線、H-H線、I-I線、J-J線に沿った断面をそれぞれ第8C図、第8D図、第8E図に示す。各断面ともマーク中心軸103aに対して対称な形状を示すが、レジスト膜厚は

が障害物としてのX-ダイシングライン701によって妨げられて流れることによってマーク上にレジスト塗膜が形成されたものとする。この場合、マーク中心軸203cに平行なE-E線、F-F線、G-G線に沿う断面をそれぞれ第9B図、第9C図、第9D図に示す。各線に沿った断面は各マークの中心に対しては対称な形状を示すが、レジスト膜厚はそれぞれの断面で異なっている。一方、レジストの流れる方向である矢印21の方向に平行な直線、H-H線、I-I線、J-J線に沿った断面を第9E図に示す。各線に沿った各マーク断面は同一形状を示し、マークの中心軸203cに対しては非対称であるが、同じ被覆性を示す。このようなアライメントマークから得られる信号強度波形をマーク断面とともに第9F図、第9G図に示す。信号強度波形は前述の定在波現象によりE-E断面でのレジスト膜厚によって最小の反射率を示し、G-G断面でのレジスト膜厚によって最大の反射率、F-F断面でのレジスト膜厚によってその中間の反射率となる場合のものが

描かれている。このとき、マークの中心認識位置はG-G線で示される位置となり、マーク中心軸203cの誤認識が生じている。

以上のように、従来のアライメントマークは、ランダムに配置されているので、その上に塗布されるレジストの流れがアライメントマークの周囲に存在する障害物によって妨げられ、マーク上のレジストの被覆性が均等でなくなることがある。そのため、マーク位置の誤認識が発生することがあった。その結果、マスクアライメント精度が悪くなるという問題点があった。

そこで、この発明は、上記のような問題点を解消するためになされたもので、マーク位置の誤認識を消滅させるとともに、マスクアライメントの成功率や精度の向上を図ることができるアライメントマークが形成された半導体基板を得ることを目的とする。

#### [問題点を解決するための手段]

この発明に従ったアライメントマークが形成された半導体基板は、半導体装置製造過程でのフォ

トリソグラフィ工程においてウエハとマスクとの重ね合わせ位置を認識し、決定するためのアライメントマークを備えた半導体基板である。アライメントマークは、そのアライメントマークが決定する重ね合わせ位置の座標の軸線に平行であり、かつ、半導体基板上にレジストが塗布されるときのレジストの流動を妨げる障害物を避けて延びる、直線上に配置されて形成されているものである。

#### [作用]

この発明におけるアライメントマークは、重ね合わせ位置の座標を認識決定するための各アライメントマークが、そのマークが認識決定する座標の軸線に平行で、レジストの流動を妨げる障害物を避けて延びる、直線上に配置されている。そのため、マーク上のレジストの被覆性が障害物の存在によって影響を受けることなく、各アライメントマーク軸に対して均等になる。したがって、アライメントマークによって得られる回折光のピーク強度が一定となる。

#### [実施例]

以下、この発明の一実施例を図について説明する。

第1図はこの発明に従ったアライメントマークが形成された半導体基板を示し、第6A図で示されるウエハ10のB部またはC部を示す部分平面図である。図において、ウエハ10はダイシングライン7によって半導体チップ6に区分されている。X-アライメントマーク群101はX-ダイシングライン701の間に、Y-アライメントマーク群401はY-ダイシングライン702の間に配置されている。103a, 103b, 103cはX-アライメントマーク群101の各マーク中心軸、403a, 403b, 403cはY-アライメントマーク群401の各マーク中心軸を示している。このように、X-アライメントマーク群はX-ダイシングラインの間に、Y-アライメントマーク群はY-ダイシングラインの間に配置されているので、レジストを塗布するときの流れを妨げる障害物がX-アライメントマーク群に対してはX座標軸方向に存在せず、またY-アライ

メントマーク群に対してはY座標軸方向に存在していない。

まず、X-ダイシングライン701の間に配置されたX-アライメントマーク群101に注目して、その上に塗布されるレジストの流れの影響について説明する。アライメントマークはウエハのどこに位置するかによってマーク上のレジストの流れは異なるが、典型例としてダイシングラインに垂直な方向と平行な方向に流れる場合について説明する。他の方向に流れる場合はこの両者の方向を合成した方向である。

X-ダイシングライン701に垂直な方向に流れた場合はX-ダイシングライン701の段差によってレジストの流れが妨げられるので、各マーク中心軸103a, 103b, 103cに沿う各アライメントマーク上ではレジスト膜厚が変化しているが、各マーク中心軸間においては同じレジスト被覆性を有している。そのため、各マークから得られる信号強度は等しくなる。このようにマーク中心軸に平行なレジスト膜厚分布がマスクア



ライメント精度に影響しないことは前述の問題点の説明で述べたとおりである。

次に、X-ダイシングライン701に平行な方向に流れた場合であるが、X-アライメントマーク群101のX座標軸方向に段差がないため、レジストの被覆性は均等であり、各マーク上のレジスト膜厚は等しい。そのため、各マークから得られる信号強度は等しくなる。各マーク上のレジスト分布も均一であり、各マーク中心軸間においてもすべて分布が同じとなる。

Y-アライメントマーク群401をY-ダイシングライン702の間に配置した場合も、同様に、すべてのレジストの流れに対してレジストの被覆性は均等となり、それによって得られる各信号強度も一定となる。

このようにしてアライメントマークを配置すれば、X-アライメントマーク群、Y-アライメントマーク群ともにウエハ上のすべての点で、それらのマークから得られる信号は第7A図で示したようなピーク強度の揃った信号が得られる。その

ョンフラットを下に置いたときの定義であり、X、Yは同じウエハの方向において左右がX座標軸方向、上下がY座標軸方向を意味する。

さらに、この実施例では、X-Y座標軸を基準としてX座標とY座標を決定するためのX-アライメントマークとY-アライメントマークを対象にして示したが、重ね合わせ位置の座標を決定するためのものならどのように座標軸を設定してもよく、それに対応してアライメントマークを形成すればよい。

#### 〔発明の効果〕

以上のように、この発明によればアライメントマークの配置をレジストの流動を妨げる障害物に対して最適化することによって、アライメントマーク上のレジスト膜厚を均一にし、マスクアライメントの成功率と精度を向上させることができる。

#### 4. 図面の簡単な説明

第1図はこの発明の一実施例によるアライメントマークが配置形成された半導体基板を示す部分平面図、第2図はアライメントマークが形成され

結果、これらのアライメントマークによるマスクアライメントの成功率および精度が向上する。

また、マーク中心軸に垂直な方向（ダイシングラインに平行な方向）に流れるレジストの流動は妨げられることなく滑らかである。そのため、第8C図、第8D図、第8E図に示すようにレジストの被覆性はマーク中心軸に対して対称であり、マーク位置認識によってオフセットが生じることがない。

また、この実施例では障害物としてダイシングラインに沿って形成される段差部を例にして示したが、この障害物は半導体基板上に堆積された膜によって形成される段差部であればよく、一般的には、少なくともレジストの流動を妨げるものであればよい。

この実施例を一般的に言い換えれば、X-アライメントマーク周辺の左右にも、Y-アライメントマーク周辺の上下にも各半導体チップ上のパターン形成等による急激な段差を配置しないことである。ここで、上下とはウエハのオリエンテーシ

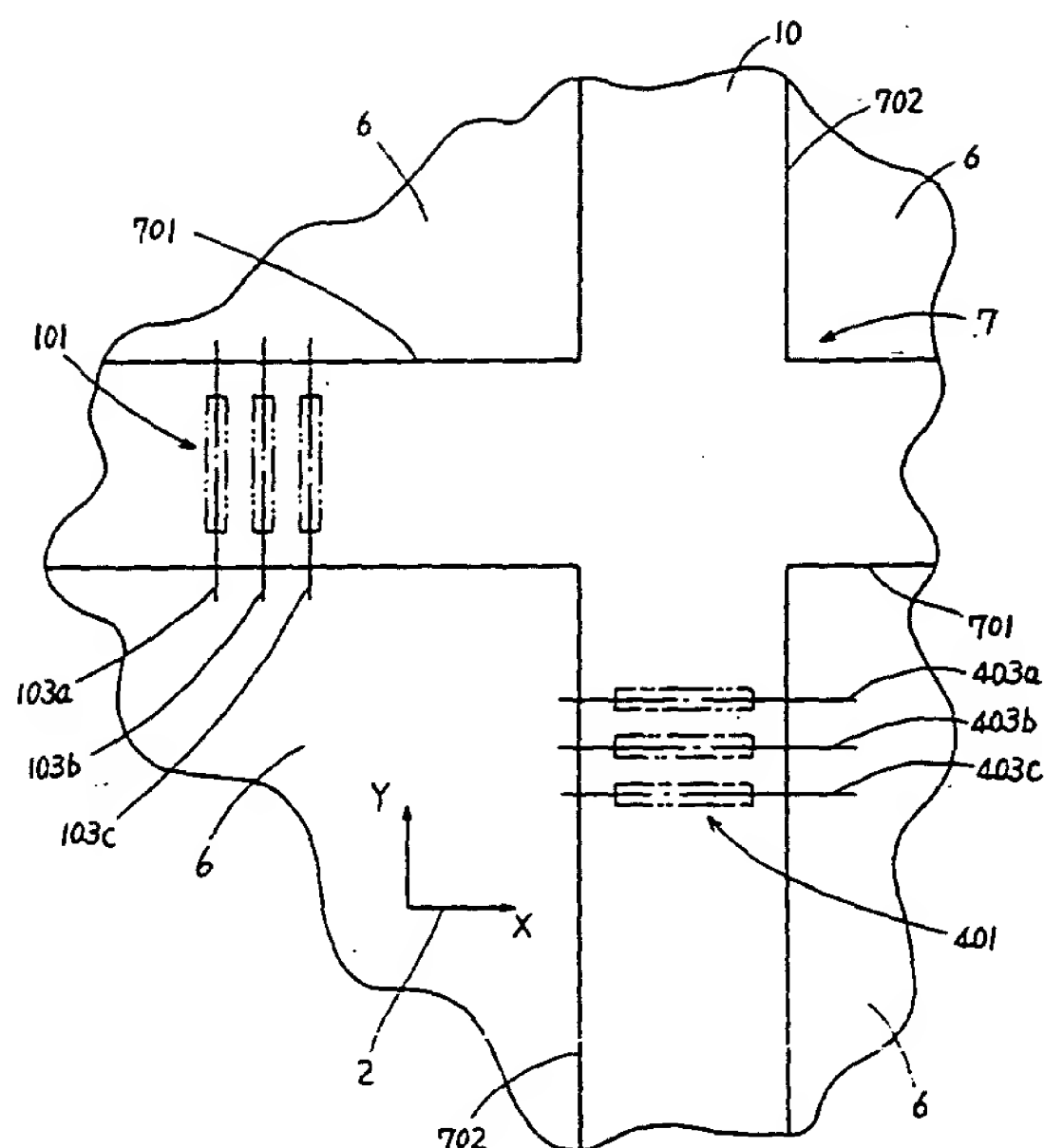
た半導体基板の一例を示す部分平面図、第3図は第2図のA-A線に沿う部分断面図、第4図は半導体基板上にレジストが塗布された場合の第2図のA-A線に沿う部分断面図、第5A図、第5B図、第5C図はアライメントマークから得られる信号強度波形の一例を示す図、第6A図、第6B図、第6C図はウエハ上のダイシングライン間に配置された、従来のアライメントマークが形成された半導体基板の一例を示す図、第7A図、第7B図、第7C図は第6B図に示されたアライメントマークから得られる信号強度波形を示す図、第8A図、第8B図、第8C図、第8D図、第8E図、第8F図、第8G図はアライメントマーク中心軸に平行にレジストが流れた場合のレジストの被覆性と信号強度波形との関係を説明するための図、第9A図、第9B図、第9C図、第9D図、第9E図、第9F図、第9G図はアライメントマーク中心軸に垂直にレジストが流れた場合のレジストの被覆性と信号強度波形との関係を説明するための図である。

図において、1はアライメントマーク群、2はX-Y座標軸、6は半導体チップ、7はダイシングライン、10はウエハ、20はレジスト、21はレジストの流れる方向、101、301はX-アライメントマーク群、201、401はY-アライメントマーク群、701はX-ダイシングライン、702はY-ダイシングラインである。

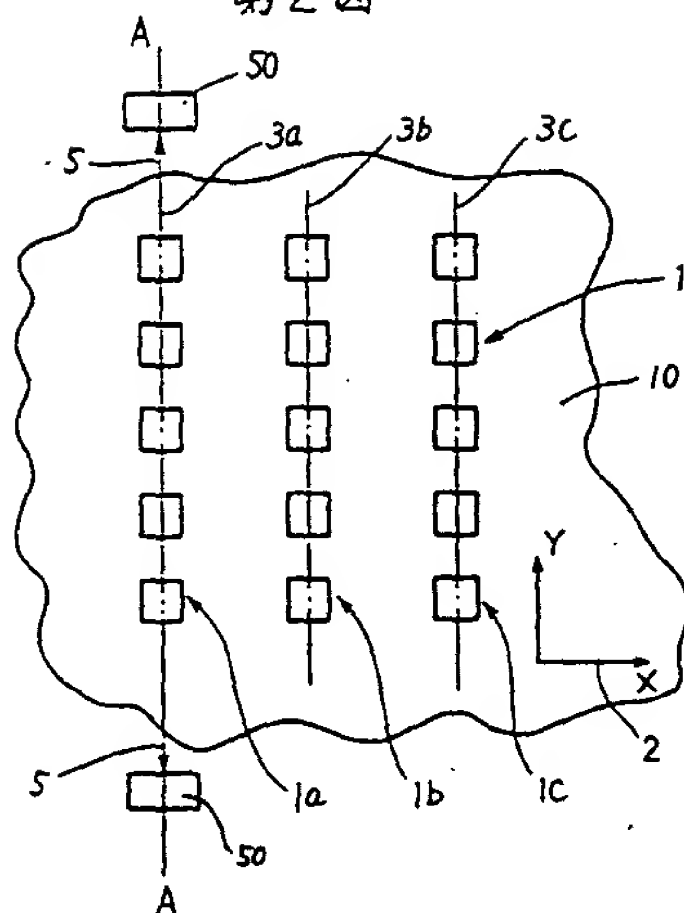
なお、各図中、同一符号は同一または相当部分を示す。

代理人 大 岩 塔 雄

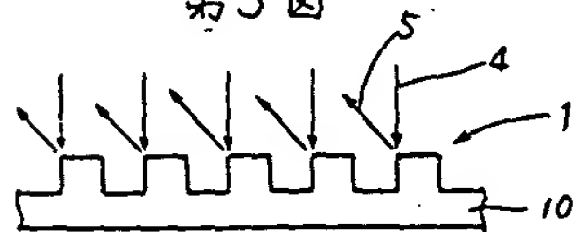
第1図



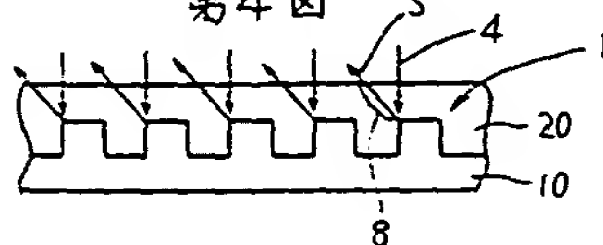
第2図



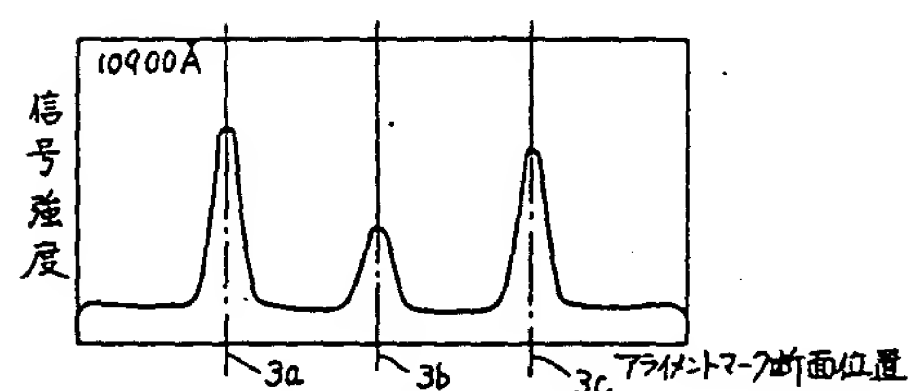
第3図



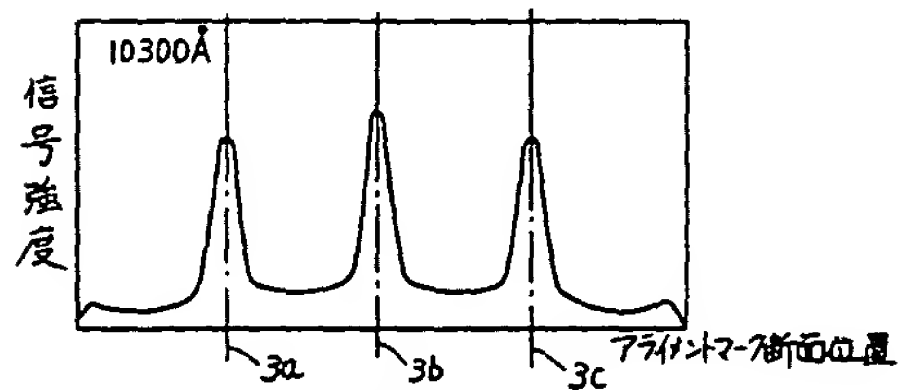
第4図



第5A図



第5B図



第5C図

